

科目区分・分類	専門・講義	対象学科名・学年	電子情報4年	科目コード	49401502
科目名	集積回路設計 Integrated Circuit Design				
担当教員	芦田 和毅				
単位数(時間数)	必修 後期 1単位 (30時間)	学習・教育目標との対応	(D-2)(E-2)		
授業の目的と概要	本講義では、演習的な要素も取り入れ4ビットCPUのコアになるALUとデコーダの設計をハードウェア記述言語により行い、最後にそれらを自由課題として構築することを目的とする。				
先修科目					
後修科目	ソフトウェア工学, センサアクチュエータ, デジタル電子回路				
備考					
	授業項目	時間	内容		
1	HDLによるLSI設計について	2	HDLを使ったLSI設計の手順やLSIの種類, 他の実装方法との比較について説明できる。		
2	開発環境の使い方	2	ISE Design Suiteの使用方法を習得できる。		
3	デジタル回路とHDLの基礎	2	簡単なデジタル回路をHDLで記述することができる。		
4	組み合わせ回路とHDL記述	4	組み合わせ回路をHDLで記述できる。		
5	演習1	3	組み合わせ回路が設計でき, HDLで実装できる。		
6	順序回路とHDL記述	4	順序回路をHDLで記述することができる。		
7	テストベンチ	4	シミュレーションを行うときに用いるテストベンチを記述できる。		
8	演習2	3	順序回路が設計でき, HDLで実装できる。		
9	ALUの設計	2	CPUのALUの設計を行うことができる。		
10	自由課題	4	設計したALUおよびデコーダを自由に実装することができる。		
学年末試験					
学習・教育目標を達成するために身に付けるべき内容	基本的な組み合わせ回路および順序回路をHDLで記述できることで, 学習・教育目標の(D-2)の達成とし, ALUまたはデコーダの設計および製作を行い, CPUを動作させることで(E-2)の達成とする。				
成績評価	演習1(20%), 演習2(20%), 学年末試験(60%)の合計100点満点で(D-2)を評価し, ALUの完成度(100%)で(E-2)を評価し, 共に6割以上獲得した者をこの科目の合格者とする。(D-2)と(E-2)の重みは7:3として総合成績をつけ, どちらか一方でも6割未満の場合は, 最大59点とする。				
教材	教科書: 小林 優「入門Verilog HDL記述」CQ出版社 参考HP: http://www.haljion.net				
オフィスアワー	月曜日16:00~17:00, 電子情報工学科1F芦田教員室。				