

科目区分・分類	専共・講義	対象学科名・学年	両専攻 2年	科目コード	88921408
科目名	応用論理回路設計 Applied Digital Circuit Design				
担当教員	小野 伸幸				
単位数(時間数)	選択 前期 2単位 (30時間)	学習・教育目標との対応	(D-1)(D-2)		
授業の目的と概要	現在のデジタルシステムの開発はHDLによる設計が主流である。本講義ではVerilog-HDLによるデジタルシステム設計において、特にマイクロプロセッサ周辺デバイスやメカトロニクスインターフェースの設計を中心に解説し、HDLによるデジタルシステム設計に関する基礎知識の習得を目指す。				
先修科目					
後修科目					
備考	デジタル回路およびマイクロプロセッサ周辺回路の動作に関する基礎知識を有していることが望ましい。				
	授業項目	時間	内容		
1	デジタルシステム設計の考え方	2	デジタルシステム設計におけるHDLの有用性について理解できる。		
2	Verilog-HDLの基本文法	2	Verilog-HDLの基本文法が理解できる。		
3	HDLによる回路記述と検証	2	回路記述とシミュレーションの役割について説明できる。		
4	入出力回路の設計	6	プロセッサからアクセスされる入出力回路の設計において、アドレスデコーダ、保持、3ステート回路の記述ができる。		
5	PWM信号生成回路の設計	4	PWM信号生成回路においてカウンタ等の利用ができる。		
6	SPIインターフェースの設計	6	シリアルインターフェース規格の一つであるSPIインターフェース回路の記述できる。		
7	パルス発生回路	6	モータ制御に必要な加減速運転を実現するパルス発生回路の設計ができる。		
8	期末試験	2			
学習・教育目標を達成するために身に付けるべき内容	HDLによるデジタルシステム設計の概念が理解し説明できること。さらにこれを用いた具体的な回路設計ができること。これらの内容を満たして、学習・教育目標の(D-1)、(D-2)の達成とする。				
成績評価	100点満点の定期試験(70%)および4回のレポートの平均点(30%)で(D-1)、(D-2)を評価し、合計の6割以上をもってこの科目の合格者とする。「本科目は学修単位科目であり、授業時間 30 時間に加えて、自学自習時間 60 時間が必要です。」				
教材	教科書:適宜講義毎に資料を配布する。 参考書:Verilog-HDL入門 CQ出版社, 入門Verilog-HDL記述 CQ出版社				
オフィスアワー	原則として毎週水曜日16:00~17:00, 電子制御工学科棟1F生産技術実験準備室。				